

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-172240

(43) 公開日 平成9年(1997)6月30日

(51) Int.Cl. <sup>6</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 5 K 1/14			H 0 5 K 1/14	D
				H
H 0 1 R 23/68	3 0 3	7815-5B	H 0 1 R 23/68	3 0 3 H

審査請求 未請求 請求項の数3 F D (全 7 頁)

(21) 出願番号 特願平7-348524

(22) 出願日 平成7年(1995)12月20日

(71) 出願人 000004226

日本電信電話株式会社

東京都新宿区西新宿三丁目19番2号

(72) 発明者 石塚 文則

東京都新宿区西新宿三丁目19番2号 日本

電信電話株式会社内

(72) 発明者 安東 泰博

東京都新宿区西新宿三丁目19番2号 日本

電信電話株式会社内

(72) 発明者 久々津 直哉

東京都新宿区西新宿三丁目19番2号 日本

電信電話株式会社内

(74) 代理人 弁理士 長尾 常明

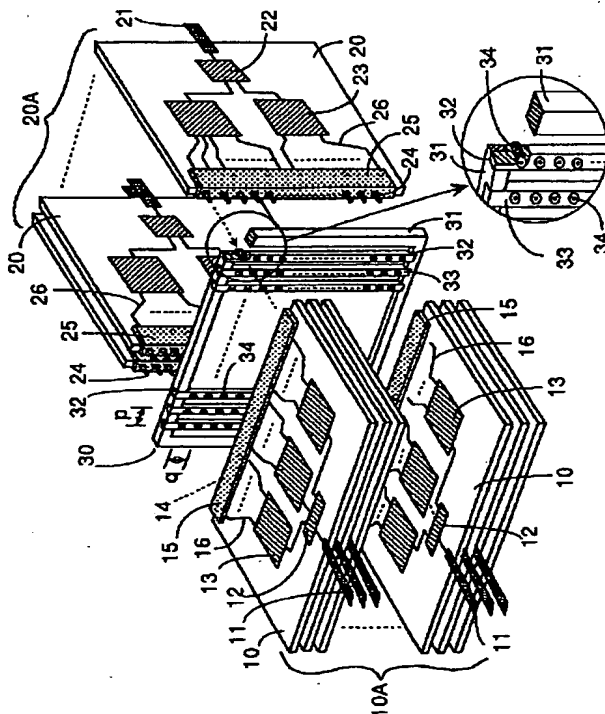
最終頁に続く

(54) 【発明の名称】 三次元実装構造

(57) 【要約】

【課題】 高速伝送特性を実現する、コンパクト化を図る。

【解決手段】 複数の第1パッケージ10からなる第1パッケージ群10Aと、複数の第2パッケージ20からなる第2パッケージ群20Aとを、直交する配置として、アダプタ30を介して同軸用の端子14、24、34により、16×16の電気接続を行なう。



## 1

## 【特許請求の範囲】

【請求項 1】挿抜方向先端辺にピッチ  $p$  で一列に並んだ  $N$  ( $N \geq 2$ ) 個の第 1 端子を有し且つ電子回路が搭載された  $M$  ( $M \geq 2$ ) 枚の第 1 パッケージと、挿抜方向先端辺にピッチ  $q$  で一列に並んだ  $M$  個の第 2 端子を有し且つ電子回路が搭載された  $N$  枚の第 2 パッケージと、ピッチ  $p$  で第 1 方向に  $N$  個、ピッチ  $q$  で該第 1 方向と直交する第 2 方向に  $M$  個並んで合計で  $N \times M$  個配列され、且つ表面および裏面に結合部もつ第 3 端子を有するアダプタとを具備し、且つ上記第 1 ～ 第 3 端子が同軸用又は光結合用でなり、

上記第 1 パッケージの上記第 1 端子を上記アダプタの上記表面の上記ピッチ  $p$  で並ぶ並びに沿って上記第 3 端子に結合し、

上記第 2 パッケージの上記第 2 端子を上記アダプタの上記裏面の上記ピッチ  $q$  で並ぶ並びに沿って上記第 3 端子に結合し、

上記  $M$  枚からなる第 1 パッケージ群と上記  $N$  枚からなる第 2 パッケージ群とを上記アダプタを介して直交配置してなる、

ことを特徴とする三次元実装構造。

【請求項 2】挿抜方向先端辺にピッチ  $p$  で一列に並んだ  $N$  ( $N \geq 2$ ) 個の第 4 端子を有し且つ電子回路が搭載された  $M$  ( $M \geq 2$ ) 枚の第 3 パッケージと、挿抜方向先端辺にピッチ  $q$  で一列に並んだ  $M$  個の第 5 端子を有し且つ電子回路が搭載された  $N$  枚の第 4 パッケージとを具備し、且つ上記第 4、第 5 端子が同軸用又は光結合用でなり、

ピッチ  $q$  で配列した  $M$  枚の上記第 3 パッケージと、ピッチ  $p$  で配列した  $N$  枚の上記第 4 パッケージとを、互いに直交配置し、且つ上記第 4 端子の個々と上記第 5 端子の個々とを結合してなる、

ことを特徴とする三次元実装構造。

【請求項 3】上記第 1、第 2 パッケージの挿抜方向に対する側端辺に切り欠きを形成すると共に、上記第 1、第 2 パッケージを囲む第 1 外囲器を設け、該第 1 外囲器に、上記第 1、第 2 パッケージの上記切り欠きに臨むレバーを備え、

又は、上記第 3、第 4 パッケージの挿抜方向に対する側端辺に切り欠きを形成すると共に、上記第 3、第 4 パッケージを囲む第 2 外囲器を設け、該第 2 外囲器に、上記第 3、第 4 パッケージの上記切り欠きに臨むレバーを備え、

上記レバーが操作されることより上記切り欠きに挿抜方向の移動力が付与されるようにしたことを特徴とする請求項 1 又は 2 に記載の三次元実装構造。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、挿抜方向先端辺に一列に等ピッチで複数の同軸用又は光結合用の端子を配

## 2

列し且つ電子回路を搭載した複数枚のパッケージ群と、他の同様なパッケージ群とを、直交配置状態で三次元的に接続するための実装構造に係り、特に伝送特性を向上させ、且つコンパクト化を実現した三次元実装構造に関するものである。

## 【0002】

【従来の技術】従来から、図 4 に示すように、測定器や交換機等のユニットで用いられるパッケージとバックボードとを組み合わせた実装構造がある。図 4 において、100 は PWB (Printed Wiring Board) からなるパッケージであって、基板上に LSI などの半導体装置 101、その半導体装置 101 から延長し先端が電極端子 (図示せず) に接続される電気配線 102、挿抜レバー 103 等、その他が搭載されている。110 は PWB からなるバックボードであって、111 はそのバックボード 110 に搭載されたコネクタ、112 はそのコネクタ 111 を相互に接続する電気配線である。120 はユニット架である。

【0003】本実装構造においては、パッケージ 100 をバックボード 110 に取り付けられたコネクタ 111 に装着することによって、パッケージ 100 内の電気配線 102 の延長上端部にある電極端子がそのコネクタ 111 を介してバックボード 110 内の電気配線 112 に電気的に接続される。したがって、例えば、第 1 パッケージ 100 a 上の第 1 半導体装置 101 a からの出力信号は、バックボード 110 内の電気配線 112 を経由して、必要な信号伝達先である第 2 パッケージ 100 b の半導体装置 101 b に到達する。他の信号系も、バックボード 110 を経由することによって同様の電気接続が可能であり、複数のパッケージ 100 間での接続が実現される。

【0004】また、パッケージ 100 のコネクタ 111 への挿抜およびユニット架 120 への固定は、パッケージ 100 の前面に取り付けた挿抜レバー 103 によって実施されることが多い。

## 【0005】

【発明が解決しようとする課題】しかしながら、フェーズドアレイシステムなどで用いられる  $N \times N$  個のマイクロ波の分配/合成に上記従来の実装構造を適用すると、パッケージ 100 の相互間の接続箇所の増大に伴い、バックボード 110 内の電気配線 112 のクロス配線が増えるためバックボード 110 の積層数が増大するとともに、接続配線長が長くなって、パッケージ間における伝送特性を劣化させることになる。このため、上述した実装構造では、電気信号速度を GHz 以上で使用することは困難である。

【0006】また、パッケージ 100 はバックボード 110 に対して一列に配置される構成であるため、パッケージの枚数の増大に伴い全体の実装体積が大きくなる。併せて、従来構造で用いられた挿抜レバー 103 は、パ

## 3

パッケージ100にビス止めなどによって固定される構造であるため、パッケージ間の間隔（ピッチ）に制約をもたらし（通常15mm程度が使用される。）、装置の小型化が困難となっていた。

【0007】本発明は以上の問題点に鑑みてなされたもので、その目的は、半導体装置等の電子回路を搭載した複数のパッケージの端子間の接続に関し、接続に伴う伝送特性を劣化させることなく、かつコンパクトな実装構造を実現できるようにした三次元実装構造を提供せんとするものである。

## 【0008】

【課題を解決するための手段】上記目的を達成するため、第1の発明は、挿抜方向先端辺にピッチpで一列に並んだN（ $N \geq 2$ ）個の第1端子を有し且つ電子回路が搭載されたM（ $M \geq 2$ ）枚の第1パッケージと、挿抜方向先端辺にピッチqで一列に並んだM個の第2端子を有し且つ電子回路が搭載されたN枚の第2パッケージと、ピッチpで第1方向にN個、ピッチqで該第1方向と直交する第2方向にM個並んで合計で $N \times M$ 個配列され、且つ表面および裏面に結合部もつ第3端子を有するアダプタとを具備し、且つ上記第1～第3端子が同軸用又は光結合用でなり、上記第1パッケージの上記第1端子を上記アダプタの上記表面の上記ピッチpで並ぶ並びに沿って上記第3端子に結合し、上記第2パッケージの上記第2端子を上記アダプタの上記裏面の上記ピッチqで並ぶ並びに沿って上記第3端子に結合し、上記M枚からなる第1パッケージ群と上記N枚からなる第2パッケージ群とを上記アダプタを介して直交配置してなることを特徴とする三次元実装構造として構成した。

【0009】第2の発明は、挿抜方向先端辺にピッチpで一列に並んだN（ $N \geq 2$ ）個の第4端子を有し且つ電子回路が搭載されたM（ $M \geq 2$ ）枚の第3パッケージと、挿抜方向先端辺にピッチqで一列に並んだM個の第5端子を有し且つ電子回路が搭載されたN枚の第4パッケージとを具備し、且つ上記第4、第5端子が同軸用又は光結合用でなり、ピッチqで配列したM枚の上記第3パッケージと、ピッチpで配列したN枚の上記第4パッケージとを、互いに直交配置し、且つ上記第4端子の個々と上記第5端子の個々とを結合してなることを特徴とする三次元実装構造として構成した。

【0010】第3の発明は、第1又は第2の発明において、上記第1、第2パッケージの挿抜方向に対する側端辺に切り欠きを形成すると共に、上記第1、第2パッケージを囲む第1外囲器を設け、該第1外囲器に、上記第1、第2パッケージの上記切り欠きに臨むレバーを備え、又は、上記第3、第4パッケージの挿抜方向に対する側端辺に切り欠きを形成すると共に、上記第3、第4パッケージを囲む第2外囲器を設け、該第2外囲器に、上記第3、第4パッケージの上記切り欠きに臨むレバーを備え、上記レバーが操作されることより上記切り欠き

## 4

に挿抜方向の移動力が付与されるようにしたことを特徴とする三次元実装構造として構成した。

## 【0011】

## 【発明の実施の形態】

【第1実施の形態】図1は第1実施の形態の三次元実装構造を示す斜視図である。10はPWBからなる第1パッケージであり、16枚からなる第1パッケージ群10Aを構成する。この第1パッケージ10には、同軸構造、光結合構造、または他の構造の入力端子11、分配機能等をもった半導体装置12、移相／増幅等の機能を有する半導体装置13、ピッチpで横1列に配列された雄型の16個の同軸端子14（後記する同軸端子24と同じ）を備えたコネクタ15等が適宜配置搭載され、それらは電気配線16で接続されている。

【0012】20は第2パッケージであって、16枚からなる第2パッケージ群20Aを構成する。この第2パッケージ20には、同軸構造、光結合構造、または他の構造の出力端子21、合成機能等をもった半導体装置22、移相／増幅、その他の機能を有する半導体装置23、ピッチqで縦1列に配列された16個の雄型の同軸端子24を備えたコネクタ25等が適宜配置搭載され、それらは電気配線26で接続されている。

【0013】30はアダプタであって、フレーム31、そのフレーム31の上下辺に形成した各々16個の凹形状の溝32に横方向に配列ピッチpで固定的に組み込まれた16個のコネクタ33を有する。このコネクタ33には、両端が雌型の16個の同軸端子34が縦方向に配列ピッチqで設けられている。

【0014】なお、雄型の同軸端子14、24は、中心導体とその周囲を絶縁物を介して囲む外部導体とからなり、雌型の同軸端子34は該雄型の同軸端子14、24の中心導体が両端から嵌合する中心導体が中心部に設けられ、その周囲に絶縁物を介して上記雄型の同軸端子14、24の外部導体が両端から嵌合する外部導体が設けられている。なお、これらの構造について、図1では概略的に表している。

【0015】さて、ここでは、1枚の第1パッケージ10を水平姿勢にして、そのコネクタ15の雄型の16個の同軸端子14を、アダプタ30の16個横方向に並んだコネクタ33の一番上の雌型の同軸端子34に互らせて嵌合する。残りの15枚の第1パッケージ10についても同様にそのコネクタ15の雄型の16個の同軸端子14をアダプタ30のコネクタ33の雌型の同軸端子34に互らせて嵌合する。以上により、16枚の第1パッケージ10が垂直方向に並んで積み重ねられた配置でアダプタ30の第1の面（表面）に対して結合される。

【0016】一方、第2パッケージ20については、そのコネクタ25を垂直姿勢にして、その16個の雄型の同軸端子24を、アダプタ30の1個のコネクタ33の長手（縦）方向に沿わせて、その16個の雌型の同軸端

## 5

子34に嵌合する。残りの15枚の第2パッケージ20についても同様にそのコネクタ25の16個の雄型の同軸端子24をアダプタ30のコネクタ33の長手方向に沿わせて、その各々の16個の雌型の同軸端子34に嵌合する。以上により、16枚の第2パッケージ20が水平方向に並んだ配置でアダプタ30の第2の面(裏面)に対して結合される。

【0017】以上の結果、16枚の第1パッケージ10はアダプタ30のコネクタ33の雌型の同軸端子34の配列ピッチqで配列され、16枚の第2パッケージ20はアダプタ30のコネクタ33の配列ピッチpで配列されるので、それら第1、第2パッケージ10、20からなるパッケージ群10A、20Aはアダプタ30を介在して直交配置されることになる。

【0018】本実装構造の配置において、第1パッケージ10の入力端子11から入った信号は半導体12、13を経由し処理されて電気配線16によりコネクタ15に内蔵した雄型の同軸端子14に達する。さらに、この信号はアダプタ30の雌型の同軸端子34を経由して第2パッケージ20のコネクタ25の雄型の同軸端子24から電気配線26を経て半導体装置23、22に伝達され、出力端子21から取り出される。このようにして、本実装構造では、アダプタ30を介在して $16 \times 16 = 256$ の電氣的接続が実現できる。

【0019】以上に示した三次元の実装構造では、その全体寸法は第1、第2パッケージ10、20の幅と長さおよび同軸端子14、24の配列ピッチでほぼ決まる。同軸端子14、24の配列ピッチ $p = q = 2\text{mm}$ とし、両パッケージの大きさを $5\text{cm} \times 10\text{cm}$ とすると、約 $50 \times 50$ の電気接続が、約 $11\text{cm} \times 11\text{cm}$ と非常にコンパクトに実現できる。

【0020】以上のように第1実施の形態は、16個の雄型の同軸端子を有する16枚の第1パッケージ10からなるパッケージ群10Aと16個の雄型の同軸端子を有する16枚の第2パッケージ20からなるパッケージ群20Aを、 $16 \times 16$ 個の同軸端子を配列したアダプタ30を介して直交配置させ三次元的に実装して接続する構成としている。このため、 $16 \times 16$ の接続を高密度でコンパクトな実装構造で実現できるだけでなく、端子接続が同軸で行なわれるので損失が少なく高速な信号の伝達が可能になる。さらに、端子配列のピッチの寸法精度のみ確保するだけで、パッケージ群間の接続が容易にできる。さらに、2つのパッケージ群をアダプタを介在して接続するので、両パッケージ群間の接続が強固になるとともに、挿抜の操作性も良好となる。

【0021】〔第2実施の形態〕図2は第2の実施の形態の三次元実装構造を示す斜視図である。40は第3パッケージであり、16枚からなる第3パッケージ群40Aを構成する。この第3パッケージ40には、半導体装置43、ピッチpで一列に配列された雌型の16個の同

## 6

軸端子44を備えたコネクタ45等が搭載され、それらは電気配線46で接続されている。

【0022】50は第4パッケージであって、16枚からなる第4パッケージ群50Aを構成する。この第4パッケージ50には、同軸構造または他の構造の入出力端子51、合成/分配機能等をもった半導体装置52、移相/増幅、その他の機能を有する半導体装置53、ピッチqで1列に配列された雄型の同軸端子54を備えたコネクタ55等が搭載され、それらは電気配線56で接続されている。

【0023】ここでは、第3パッケージ40のコネクタ45の雌型の同軸端子44と第4パッケージ50のコネクタ55の雄型の同軸構造54が電気接続され、両パッケージ群40Aと50Aが直交した配置で接続される。

【0024】本実装構造の形態においては、第4パッケージ50の入出力端子51から入出力する信号が第4パッケージ50の半導体52、53や第3パッケージ40の半導体43等で処理されて、入出力端子51から出力する。このようにして、本実装構造でも、 $16 \times 16 = 256$ の電氣的接続が実現できる。

【0025】以上から、この第2の実施の形態の三次元実装構造では、第3パッケージ群40Aと第4パッケージ群50Aとをアダプタを使用することなく直接接続するので、より高速な信号の伝達が実現できるばかりか、部品点数削減による経済的效果も期待できる。

【0026】〔第3実施の形態〕図3は第3の実施の形態の三次元実装構造を示す図である。60は第5パッケージであり、16枚からなる第5パッケージ群60Aを構成する。この第5パッケージ60には、同軸構造または他の構造の入力端子61、分配機能等をもった半導体装置62、移相/増幅等の機能を有する半導体装置63、ピッチpで一列に配列された雌型の16個の同軸端子(図示せず)を備えたコネクタ65等が搭載され、それらは電気配線66で接続されている。67はコネクタ65の挿抜方向に対するPWB両側端辺に設けた挿抜用の切り欠きである。

【0027】70は60は第6パッケージであり、16枚からなる第6パッケージ群70Aを構成する。この第6パッケージ70は、第2パッケージ20と同様の同軸構造または他の構造の入力端子、合成機能等をもった半導体装置、移相/増幅、その他の機能を有する半導体装置、ピッチqで一列に配列された16個の雄型の同軸端子74を備えたコネクタ75等が搭載され、それらは電気配線76で接続されている。77はコネクタ75の挿抜方向に対するPWB両側端辺に設けた挿抜用の切り欠きである。

【0028】80は第5パッケージ群60A、第6パッケージ群70Aを取り囲む外囲器、90はこの外囲器80の奥側の上下面、および手前側の左右側面に着脱自在に取り付けられるパッケージ挿抜器である。

【0029】このパッケージ挿抜器90において、91は外囲器80に取り付けられる挿抜器本体、92は挿抜器本体91に取り付けられたレバー（一軸可動部品）である。このレバー92は、中間の支点93において挿抜器本体91に支持され、外側の突出する把持部94に力を加えることにより、先端95が矢印A方向に変移する。

【0030】パッケージ挿抜器90のレバー92の先端95は、外囲器80内に装填された第5パッケージ60の切り欠き67、第6パッケージ70の切り欠き77に臨む位置に設けられている。

【0031】したがって、この第3実施の形態の三次元実装構造では、レバー92の把持部94を操作して先端を矢印A方向に動かすことによって、第5パッケージ60と第6パッケージ70のコネクタ65、75の同軸端子の相互結合を完成させたり、或いは解除したりすることができ、その挿抜の操作が容易となる。

【0032】図3では第5パッケージ60と第6パッケージ70を直接結合する場合について説明したが、図1に示した第1実施の形態のようにアダプタ30を使用する場合には、そのアダプタ30を外囲器80内に取り付けておいて、これに対して各パッケージを結合することもできる。また、パッケージ挿抜器90を使用しないとき、つまりパッケージ60、70を外囲器80内に装填した後は、パッケージ挿抜器90を取り外し、パッケージ60、70の切り欠き67、77に係合して両パッケージ60、70の結合状態を保持するパッケージ保持器を取り付けることもできる。

【0033】[その他の実施の形態]なお、以上説明した各実施の形態において、雄型の同軸端子と雌型の同軸端子は、雄型と雌型を反対にした場合でも全く同様に電気的接続ができ同様の作用効果がある。

【0034】また以上では、同軸端子による電気的接続の場合について述べたが、光コネクタ構造を用いて光学的に接続を行なう場合にも適用できる。この場合は、例えば、第1の実施の形態では、コネクタ15、25を多心の光コネクタに、同軸端子14、24、34等を光ファイバ、フェルルル、その他の光結合部品に置き換えれば良い。

【0035】さらに、以上では16枚のパッケージ群と16枚のパッケージ群を直交配置状態で接続する場合について説明したが、その枚数は何枚でも可能であり、しかも両パッケージ群を構成する枚数が同一枚数である必要はない。

【0036】さらに、同一パッケージ群内のパッケージの端子ピッチは同一である必要があるが、一方のパッケージ群のパッケージと他方のパッケージ群のパッケージとは、同一の端子ピッチである必要はない。

【0037】

【発明の効果】以上から第1の発明によれば、第1パッケージ群と第2パッケージ群をアダプタを介在して直交するように配置し相互に同軸用又は光結合用の端子で接続しているため、多端子接続実装がコンパクトとなり、且つ高速伝送を実現できるようになる。また、アダプタにおいて結合の機械的応力が緩和ができるので、接続部の機械的信頼性および組み立ての操作性が向上する。

【0038】第2の発明によれば、上記第1の発明におけるアダプタに相当するものを使用せず、第3パッケージ群と第4パッケージ群を、それらの端子において直接的に接続するので、より高速信号伝達を実現でき、また部品点数削減による経済的效果も期待できる。

【0039】第3発明によれば、レバーの操作によりパッケージの挿抜ができるので、そのパッケージの挿抜操作が容易となる。

【図面の簡単な説明】

【図1】 第1実施の形態の三次元実装構造の概略を示す斜視図である。

【図2】 第2実施の形態の三次元実装構造の概略を示す斜視図である。

【図3】 第3実施の形態の三次元実装構造の概略を示す斜視図である。

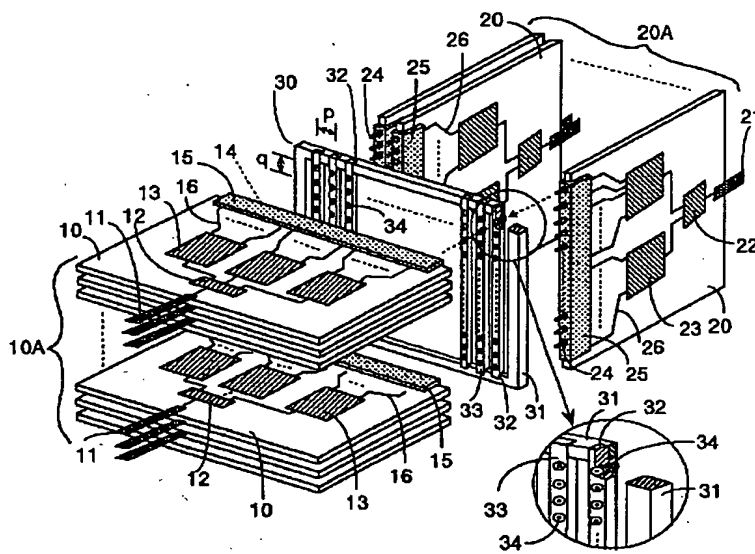
【図4】 従来の三次元実装構造の概略を示す斜視図である。

【符号の説明】

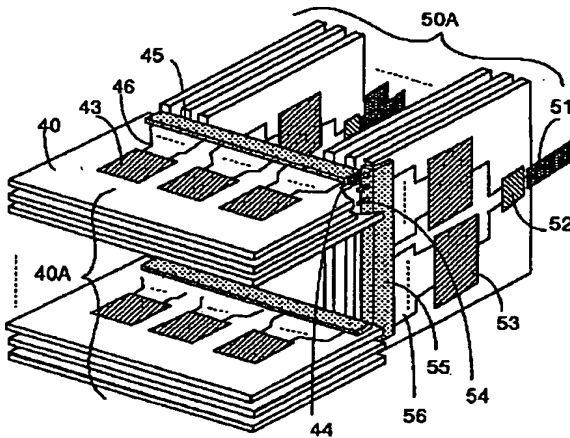
10A：第1パッケージ群、10：第1パッケージ、11：入力端子、12、13：半導体装置、14：雄型の同軸端子、15：コネクタ、16：電気配線、20A：第2パッケージ群、20：第2パッケージ、21：入力端子、22、23：半導体装置、24：雄型の同軸端子、25：コネクタ、26：電気配線、30：アダプタ、31：フレーム、32：溝、33：コネクタ、34：雌型の同軸端子、40A：第3パッケージ群、40：第3パッケージ、43：半導体装置、44：雌型の同軸端子、45：コネクタ、46：電気配線、50A：第4パッケージ群、50：第4パッケージ、51：入力端子、52、53：半導体装置、54：雄型の同軸端子、55：コネクタ、56：電気配線、60A：第5パッケージ群、60：第5パッケージ、61：入力端子、62、63：半導体装置、65：コネクタ、66：電気配線、67：切り欠き、70A：第6パッケージ群、70：第6パッケージ、75：コネクタ、76：電気配線、77：切り欠き

80：外囲器、90：パッケージ挿抜器、91：挿抜器本体、92：レバー、93：支点、94：把持部、95：先端。

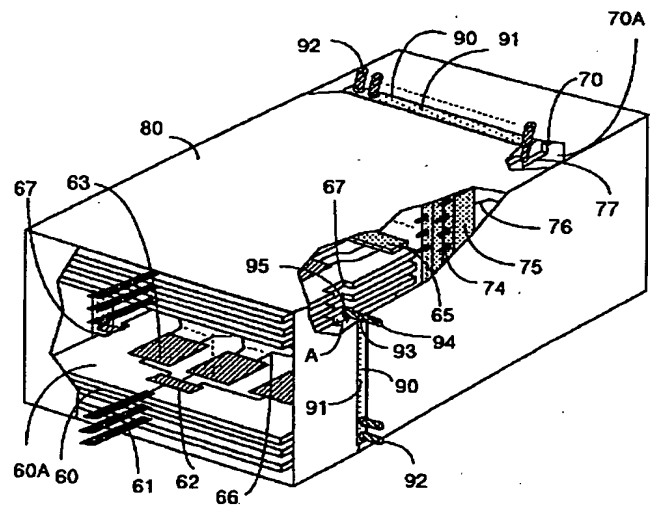
【図 1】



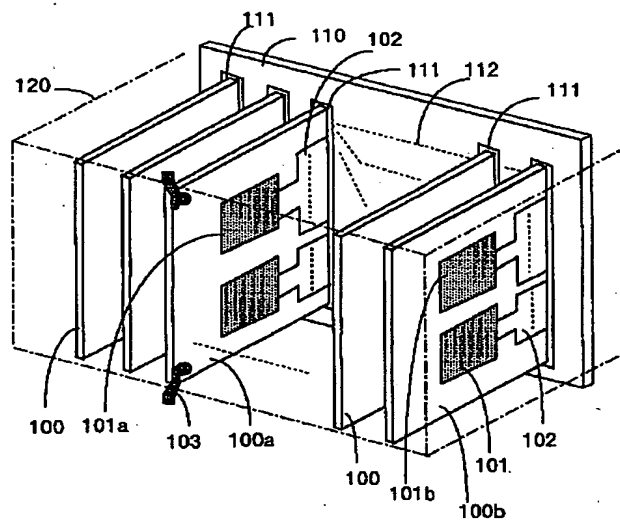
【図 2】



【図 3】



【図4】



フロントページの続き

(72)発明者 岩崎 登  
東京都新宿区西新宿三丁目19番2号 日本  
電信電話株式会社内

(72)発明者 大平 孝  
東京都新宿区西新宿三丁目19番2号 日本  
電信電話株式会社内